

TRANSISTOR DE TUNELAMIENTO, EL FENÓMENO CUÁNTICO PRESENTE Y SU MEJORAMIENTO

TUNNELING TRANSISTOR: THE PRESENT
QUANTUM PHENOMENON AND ITS
ENHANCEMENT

*Mauricio Huixtlaca Quintana
José Joaquín Alvarado Pulido.

<http://orcid.org/0009-0009-9016-3316>
<http://orcid.org/0000-0001-7186-4429>

NÚMERO ESPECIAL POSGRADO ICUAP
Recibido: 20/diciembre/ 2023
Aprobado: 26/febrero/ 2024
Publicado: 7/marzo/ 2024

Instituto de ciencias (ICUAP), Posgrado en dispositivos semiconductores, Benemérita Universidad Autónoma de Puebla. Ecocampus Valsequillo, C.P. 72960 San Pedro Zacachimalpa. Puebla México.

mauricio.huixtlacaquí@alumno.buap.mx
joaquin.alvarado@correo.buap.mx

RESUMEN

¿Te has preguntado cómo funciona tu smartphone? Una pieza clave es el transistor de efecto túnel, basado en el fenómeno físico del mismo nombre. Este fenómeno permite que los electrones logren atravesar barreras de potencial, incluso si son más altas que la energía de los electrones. Para lograrlo en el transistor, se aplica una diferencia de potencial a la compuerta del transistor, logrando con esto que los electrones encuentren un camino estrecho el cual pueden saltar de un punto a otro como si se tratara de un túnel. La banda de conducción, donde se encuentran los electrones, se acerca a la banda de valencia, donde están los huecos. Cuando un electrón se acerca lo suficiente a un hueco, ocurre la recombinación, generando un átomo neutro y liberando energía, utilizable para generar corriente eléctrica. Este efecto túnel tiene diversas aplicaciones, como en los transistores de efecto túnel, que funcionan a altas velocidades y bajo consumo energético. También se utiliza en diodos túnel, capaces de generar oscilaciones de alta frecuencia. Este fenómeno, derivado de la mecánica cuántica, destaca, cómo los principios fundamentales pueden tener impacto en la tecnología cotidiana, mostrando que la física cuántica no es ajena a nuestro mundo pragmático. En resumen, el transistor de efecto túnel, aprovechando el fascinante efecto túnel cuántico, se posiciona como una tecnología clave en dispositivos electrónicos de alto rendimiento, subrayando la intersección entre la física teórica y la innovación tecnológica cotidiana.

Palabras clave: TFET, Subumbral, Heteroestructura

ABSTRACT

Have you ever wondered how your smartphone works? A key component is the tunneling transistor, based on the physical phenomenon of the same name. This phenomenon allows electrons to penetrate potential barriers, even if they are higher than the energy of the electrons. To achieve this in the transistor, a potential difference is applied to the transistor gate, causing the electrons to find a narrow path they can jump from one point to another as if it were a tunnel. The conduction band, where the electrons are located, approaches the valence band, where the holes are. When an electron gets close enough to a hole, recombination occurs, generating a neutral atom and releasing energy, which can be used to generate electric current. This tunneling effect has various applications, such as in tunnel effect transistors, which operate at high speeds and low energy consumption. It is also used in tunnel diodes, capable of generating high-frequency oscillations. This phenomenon, derived from quantum mechanics, highlights how fundamental principles can impact everyday technology, showing that quantum physics is not foreign to our pragmatic world. In summary, the tunneling transistor, harnessing the fascinating quantum tunneling effect, emerges as a key technology in high-performance electronic devices, underscoring the intersection between theoretical physics and everyday technological innovation.

Keywords: TFET, Subthreshold, Heterostructure.

INTRODUCCIÓN

Los transistores de efecto túnel (TFET Figura 1 (topología básica)) han aparecido como una alternativa a las tecnologías actuales debido a su velocidad de conmutación y a su ultra bajo consumo de energía, esto los convierte en la tecnología ideal para aplicaciones en cómputo y en electrónica portátil, gracias a su pendiente de la corriente de subumbral menor a 60 mV/década. En esta ocasión queremos mostrar el trabajo de diseño para la construcción de un transistor de efecto túnel mediante un simulador de dispositivos semiconductores usando nitruro de Galio (GaN) como material principal. Presentaremos las simulaciones de los resultados como un dispositivo funcional.

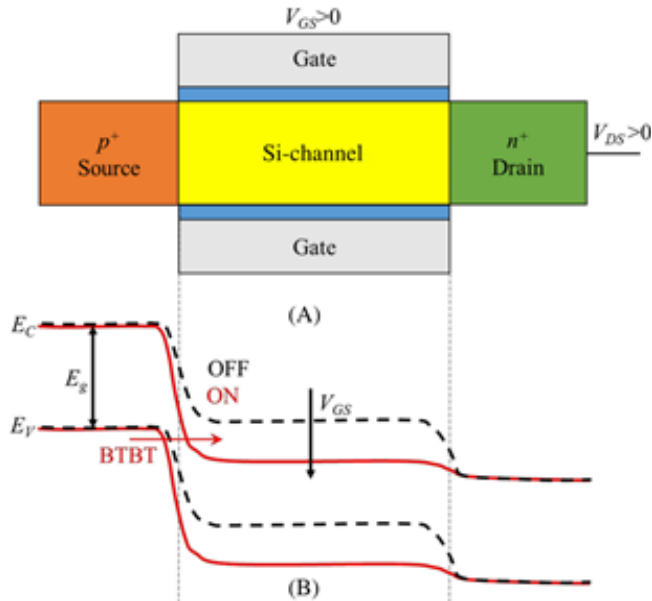


Figura 1 A) Esquema de la sección transversal de un nTFET (transistor de efecto túnel negativo). (B) Diagrama de bandas del nTFET a lo largo del canal en estados de encendido y apagado (Dubey, <https://doi.org/10.1016/B978-0-12-813353-8.00002-6>, 2019).

La Figura 2 ilustra la evolución de diversas tecnologías y su tendencia hacia el año 2033, destacando cómo, la tecnología de los transistores TFET puede ser una alternativa futura gracias a sus características de velocidad de encendido y apagado (Balestra, 2017)

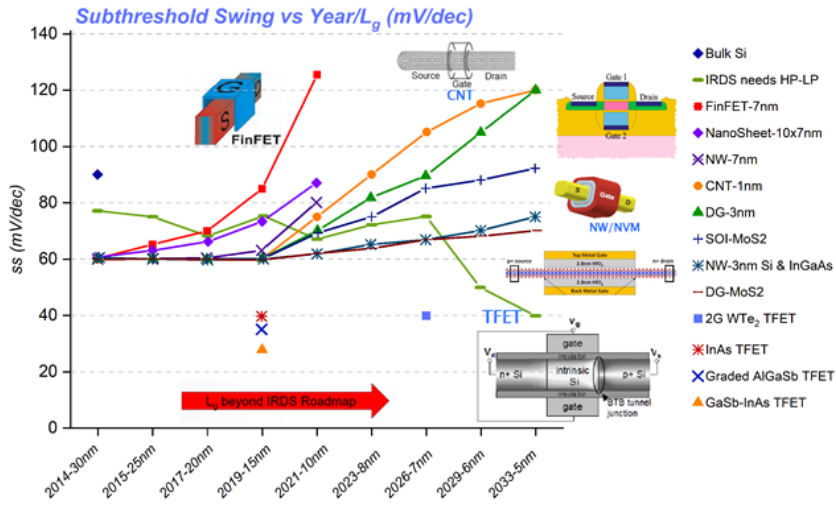


Figura 2 Ruta de las tecnologías actuales y la aparición de los transistores TFET para bajo consumo de energía (Balestra, 2017).

Comenzaremos con un repaso teórico para entender el efecto túnel y para entenderlo repasaremos algunos conceptos básicos de este fenómeno cuántico.

El diodo túnel se introdujo por primera vez en la década de 1950, siendo un avance significativo en la tecnología de semiconductores. En 1958, el físico japonés Leo Esaki descubrió el fenómeno del túnel cuántico y propuso la idea del diodo túnel, que posteriormente se conoció como el diodo Esaki. Este dispositivo, aprovechando el efecto túnel cuántico, ha encontrado aplicaciones en circuitos de alta frecuencia y comunicaciones (Esaki, 1958).

El diodo túnel, una variante de la unión PN, presenta características únicas debido a la alta concentración de portadores libres de ambas regiones P y N. En este dispositivo, el nivel de Fermi en el material tipo N se encuentra por encima del mínimo de la banda de conducción, mientras que, en el material tipo P, el nivel de Fermi está por debajo del máximo de la banda de valencia. La concentración de dopado en estas regiones es tan elevada que la región de carga espacial en la unión es extremadamente estrecha, generalmente midiendo menos de 10 nm. Para entender el fenómeno, podemos ver en la figura 2, como se da gráficamente el fenómeno de tunelamiento, para esto se deben cumplir lo siguiente.

1. La energía del electrón se debe conservar. En términos de un diagrama de bandas de energía, esta condición significa que un electrón cruce por tunelamiento de la región tipo N hacia la región tipo P en una trayectoria horizontal (figura 2A)
2. Debe haber estados ocupados del lado de la unión que emita electrones.

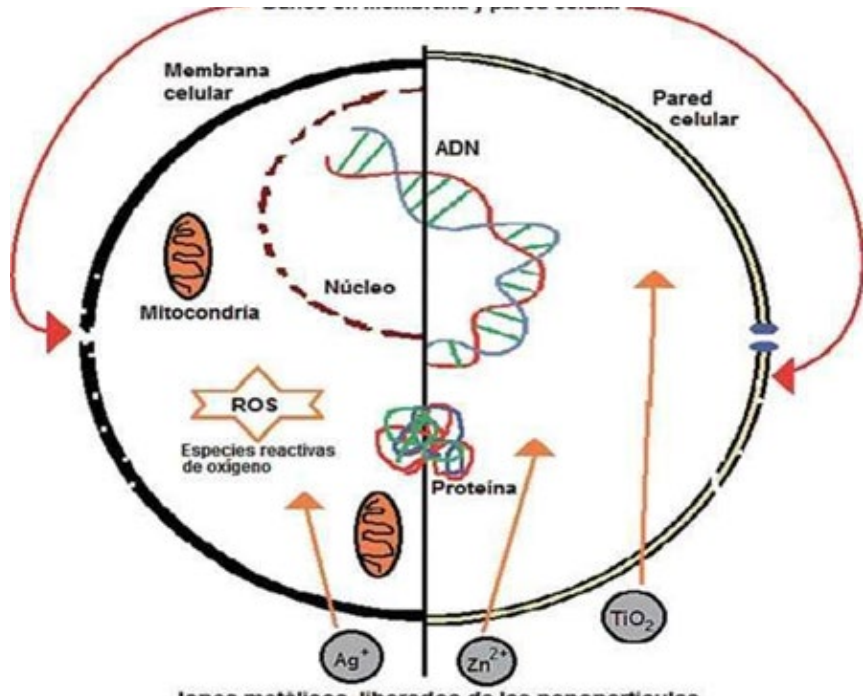


Figura 2. Efectos de las NPs metálicas más comunes: AgNPs, ZnONPs y TiO_2 NPs. Fuente: <https://www.mundonano.unam.mx/ojs/index.php/nano/article/view/48707/62154>

3. Deben existir estados vacíos permitidos del lado de la unión para recibir electrones debido a la condición (1), estos estados deben tener la misma energía que los estados en la condición (2) Figura 2B.

4. La altura de la barrera de potencial debe ser lo suficientemente baja y su ancho debe ser lo suficientemente delgado para que se produzca el tunelamiento.

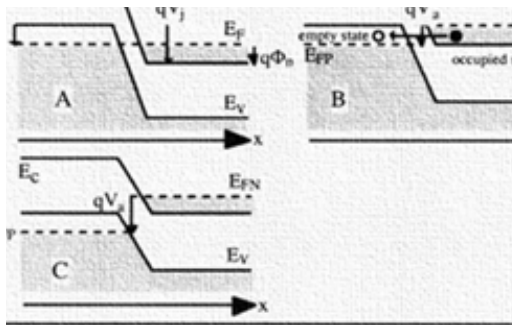


Figura 2 A: Sin potencial de polarización aplicado B: máxima corriente por tunelamiento C: corriente de tunelamiento atenuada (Colinge, 2005)

Teniendo en consideración las condiciones para lograr el tunelamiento, ahora podemos entender la figura 3 que corresponde a la curva de corriente característica de un diodo túnel.

A: Comencemos con un voltaje de polarización cero ($V_a = 0$). En este caso los niveles de Fermi se alinean, y como vemos en la Figura 3 A no hay estados disponibles del lado del material P y la corriente de tunelamiento es igual a cero.

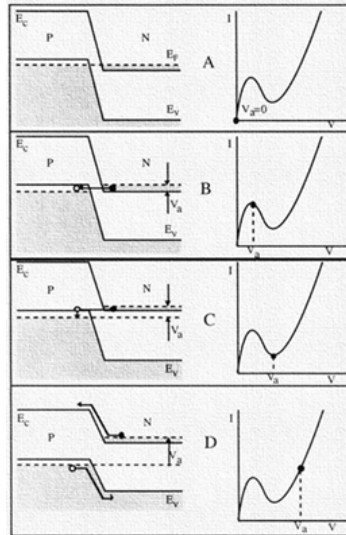


Figura 3 Curva de corriente del diodo túnel y sus bandas de conducción y valencia (Colinge, 2005)

B: Si una polarización directa, V_a , es aplicada, el nivel quasi-Fermi y las bandas de energía en la región tipo N, sube respecto a la región tipo P. Como resultado existen estados vacíos en el lado P de la banda de valencia, los cuales tienen la misma energía que los estados ocupados del lado N en la banda de conducción. Esta condición permite que se dé una corriente. Esta corriente incrementa cuando crece la polarización V_a , hasta un máximo alcanzado. La mayor corriente ocurre cuando el número de estados en la banda de conducción N tiene la misma energía que los estados vacíos en la banda de valencia, Figura 3 B.

C: Si el voltaje aplicado V_a , sigue incrementando, el número de estados de valencia vacíos disminuye, hasta que la corriente por tunelamiento se desvanece. Un valle en la Curva I-V es alcanzada cuando el tunelamiento cesa, Figura 3 C.

D: Como se observa en la figura 3 C, la corriente llega a un valor mínimo donde a la corriente por tunelamiento, se le suma la corriente por arrastre de una unión PN común, Figura (3 D), la cual aparece al superar el potencial de umbral del diodo.

Heteroestructura

Una heteroestructura es básicamente el arreglo de varias heterouniones de materiales con bandgaps distintos, lo cual se logra gracias a las técnicas de crecimiento epitaxiales, ya que, de esta forma se puede evitar los defectos que traigan consigo trampas energéticas en la interfaz de las heterouniones (Sze 2021).

Transistor Túnel Vertical.

En la estructura del transistor túnel de la Figura 4 encontrado en la literatura (Chaney, 2020), podemos ver las siguientes capas: 100nm de GaN tipo N (dopada con silicio) con una concentración de $1 \times 10^{19} \text{ cm}^{-3}$ correspondiente al drenador, 200 nm de GaN involuntariamente dopado, enseguida perteneciente al canal, después la región de $\text{In}_{0.3}\text{Ga}_{0.7}\text{N}$ de 5 nm con una proporción x , entre 25% y 30%, que también forma parte del canal o compuerta, 100 nm de GaN tipo P (dopado con magnesio) con una concentración de $1 \times 10^{19} \text{ cm}^{-3}$ correspondiente a la fuente, seguida por una capa de 200nm de GaN tipo P con una concentración de $4 \times 10^{19} \text{ cm}^{-3}$, que también forma parte de la fuente, por último el sustrato de nitruro de galio, con galio polar n.

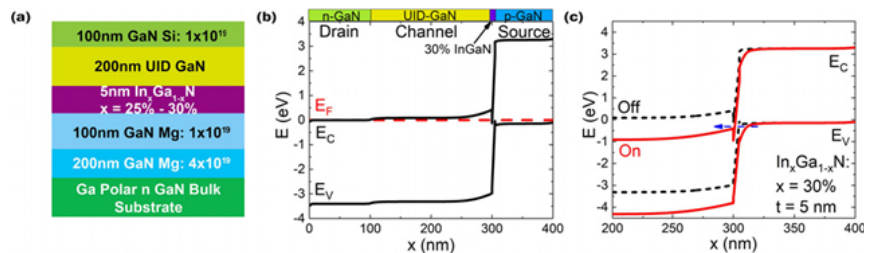


Figura 4 (a) Heteroestructura del transistor vertical TFET (b) Diagrama de bandas de dispositivo sin polarización (c) Dispositivo con y sin voltaje aplicado en compuerta (Chaney, 2020)

En el inciso (b) de la Figura 4, podemos ver el diagrama de bandas del transistor, de izquierda a derecha vemos las bandas de conducción y de valencia del drenador (zona verde), seguido por el canal con la región intrínseca (zona amarilla), que al ser involuntariamente dopada tipo N, sus bandas son muy parecidas a la región de drenador tipo N de la terminal de drenador, enseguida se observa un pico o pozo cuántico formado por el material ternario $\text{In}_x\text{Ga}_{1-x}\text{N}$ (zona violeta), y finalmente la fuente con el material tipo P (zona azul). En el inciso (c), se muestran las bandas sin polarización, con las líneas negras punteadas y con polarización con las líneas rojas, donde podemos observar que al polarizar y aplicar un potencial a la compuerta. Las bandas de conducción y de valencia se traslapan, entre la región del canal y la fuente, iniciando con el tunelamiento cuántico, el cual es mejorado por el valle o pozo, proporcionado por la heteroestructura.

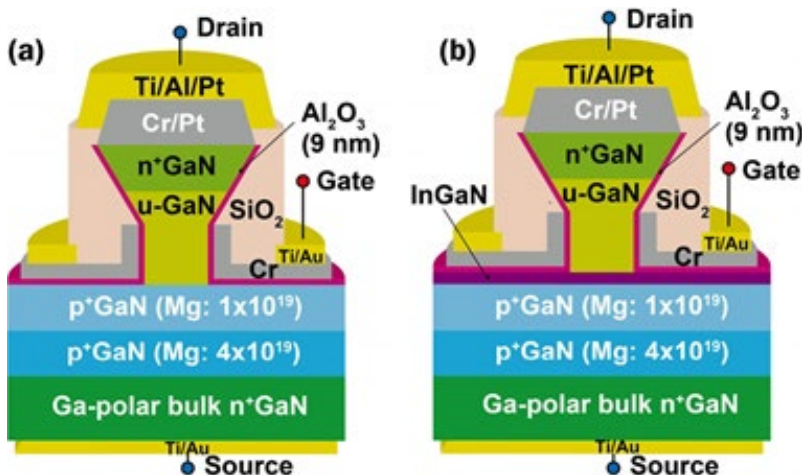


Figura 5 Incisos, (a) topología de construcción de un diodo túnel, (b) transistor túnel

En la Figura 5 vemos 2 topologías con la diferencia en que en la figura del inciso (b) podemos ver la región violeta correspondiente al material ternario InGaN entre la región intrínseca u-GaN y la fuente, lo que le da al dispositivo la característica de promover el tunelamiento, estas imágenes presentan un corte transversal y una disposición más descriptiva que muestra la forma final de construcción de un transistor vertical túnel FET.

Las aleaciones ternarias de los grupos III-V (de la zona violeta), están conformados por los elementos In, Ga, Al, del grupo III y N, P, As, Sb, del grupo V. Para conocer a estos semiconductores se debe estudiar su estructura de bandas (Doria, 2021), estos materiales se caracterizan por sus aplicaciones en dispositivos ópticos los cuales pueden operar longitudes de onda en el rango visible debido al bandgap de energía con la que cuenta, tal y como se puede ver en la figura 6. Estos materiales son fabricados en sustratos de zafiro entre otros (Yam, 2011)

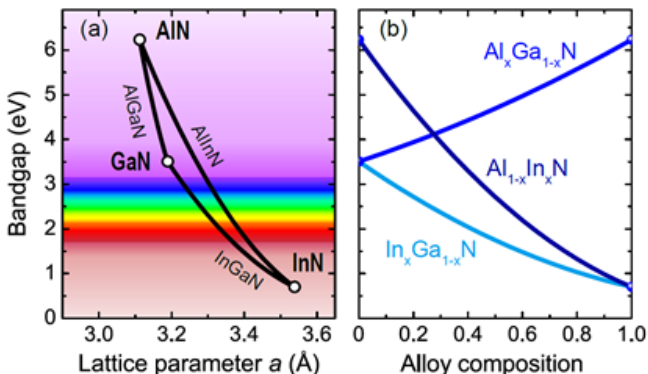


Figura 6 (a) Diagrama de la energía de la banda prohibida respecto al parámetro de red a (Å) (b) Energía de bandgap en función de la composición de nitruros de aluminio, galio e indio de las aleaciones ternarias (Malinberni 2015).

Como se pudo notar, en el valle formado (figura 4 (c)), debido al material ternario InGaN, este ayudaba en el tunelamiento de electrones y por ende en el aumento de la corriente.

Simulaciones

Se realizaron una serie de simulaciones de la estructura (figura 7A-1) para encontrar el valor de x que proporciona la mayor corriente para nuestro transistor, encontrando que el valor que mejoraba la corriente, era con un x del 30% de indio y un 70% de nitruro de galio (Figura 7 A-2). Lo que se hace al modificar la aleación es modificar el bandgap, del material produciendo que el valle de la región del material ternario quede por debajo del mínimo de la banda de conducción del material que pertenece a la fuente.

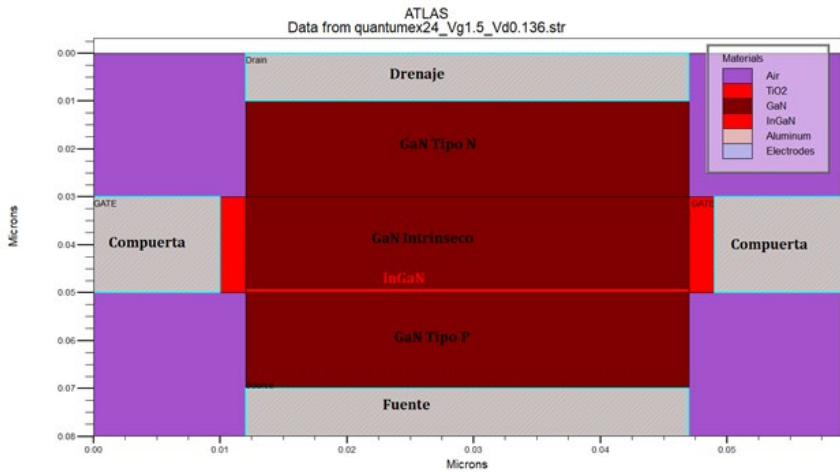


Figura 7 A-1 Estructura del transistor TFET con el material ternario InGaN color naranja.

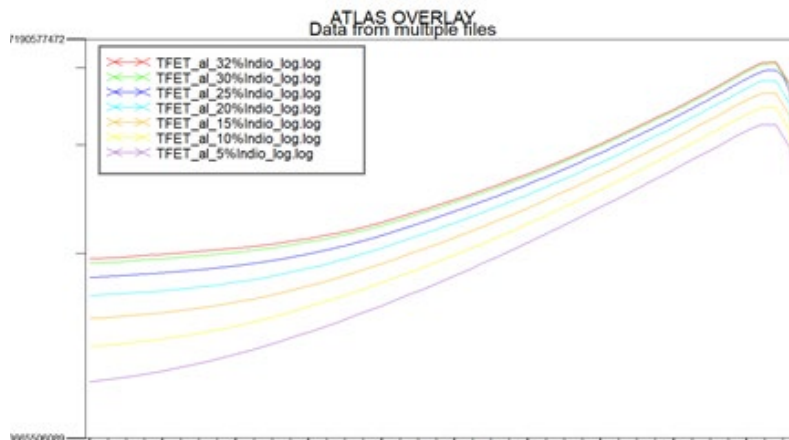


Figura 7 A-2 Respuesta de corriente en función de la concentración de indio en el $\text{In}_x\text{Ga}_{1-x}\text{N}$

como podemos ver en el diagrama de bandas de la figura 8, se observa de izquierda a derecha los materiales GaN tipo P (zona roja), región de material GaN intrínseco (zona verde) y material GaN tipo N (zona violeta). Las líneas roja y verde corresponden a las bandas de conducción y de valencia respectivamente. Este doblamiento de bandas es sin polarización, sin embargo, podemos ver que se necesitará algo que mejore el acercamiento de las bandas para que se traslapen en la región entre la región intrínseca y la región de la fuente (GaN N) como más adelante veremos con el material ternario.

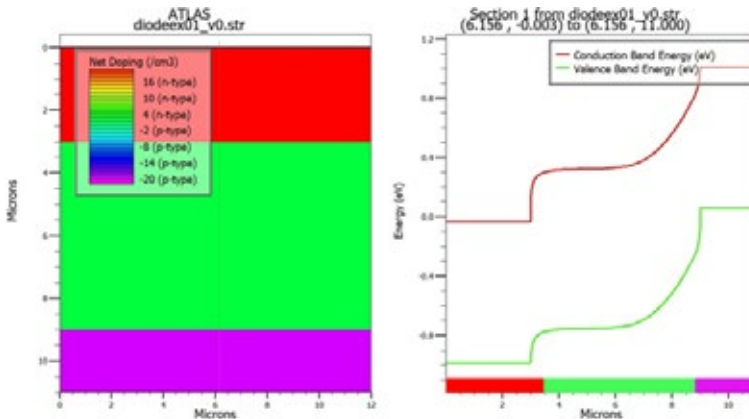


Figura 8 Estructura de un diodo PIN y su diagrama de bandas

En la Figura 2 se muestra la estructura final del transistor TFET que ofrece los mejores resultados de simulación. En la parte izquierda de la figura, podemos ver etiquetados los materiales de las diferentes regiones, y a la derecha vemos el diagrama de bandas de conducción y de valencia con la curva característica de la heterounión InGaN-GaN. Es importante hacer notar que es posible visualizar cómo las bandas de conducción y de valencia se traslapan a diferencia de la Figura 8.

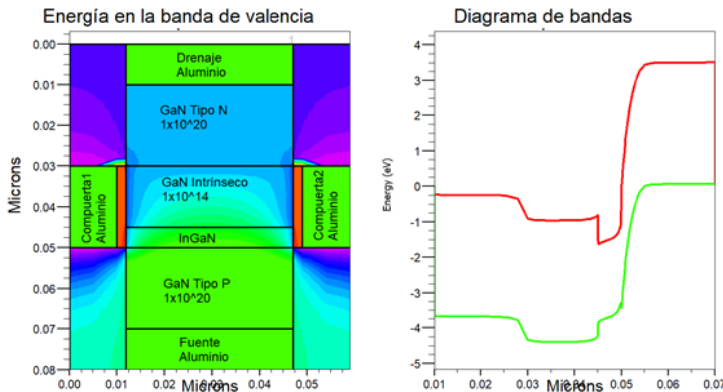


Figura 9 Estructura Final y diagrama de bandas del transistor TFET

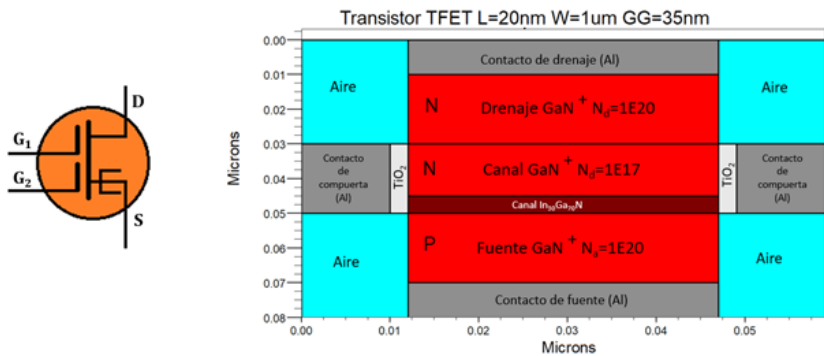


Figura 11 Símbolo y topología del transistor TFET final

Curva transferencial con SiO₂

Para obtener las curvas transferenciales en general o como en este caso para un dieléctrico en específico, se realizó un barrido de voltaje a la compuerta del transistor, mientras se mantenía un voltaje constante entre el drenador y la fuente, como se muestra en la figura 11

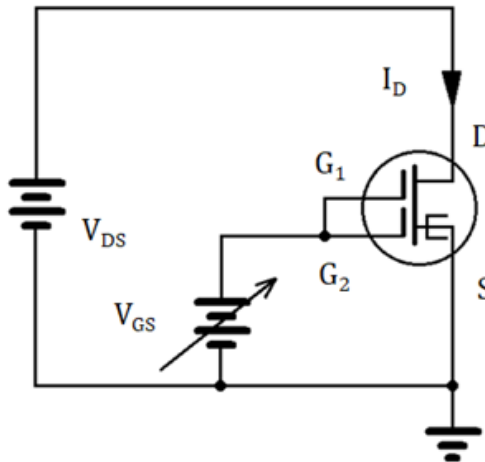


Figura 12 Diagrama del circuito de polarización para obtener las curvas transferenciales

A partir de la curva lineal $I_{DS} - V_{GS}$ (figura 12), se puede obtener más información, por ejemplo, la razón de cambio instantánea de la corriente respecto al voltaje nos da la transconductancia g_m , y a su vez la derivada de la transconductancia en su punto más alto, nos señala el voltaje de encendido el cual corresponde con el valor de voltaje de la coordenada x de dicho punto.

Después de estudiar los diferentes dieléctricos de compuerta como alúmina, óxido de silicio y óxido de titanio, decidimos realizar la futura fabricación con TiO_2 mostrando los resultados de la corriente transferencial en la figura 12, Con la reducción de la longitud de compuerta, el efecto de canal corto DIBL (Drain Induced Barrier Lowering) se hace obvio, lo cual produce la modulación de la barrera de potencial, debido no solo al voltaje en la compuerta si no por el voltaje de drenador.

Por esta razón, se realizaron simulaciones con distintas longitudes de canal, comenzando con una longitud de 20 nm. Como sabemos, el canal del transistor túnel está formado por 2 regiones, una con GaN de 15 nm y una región de $\text{In}_{0.3}\text{Ga}_{0.7}\text{N}$ de 5 nm, esta última permanecerá constante debido a que es la longitud suficiente para su propósito como vimos anteriormente y entre las 2 regiones suman 20 nm., la corriente de swing de subumbral, es la pendiente de la región lineal existente entre la corriente de encendido y apagado del transistor.

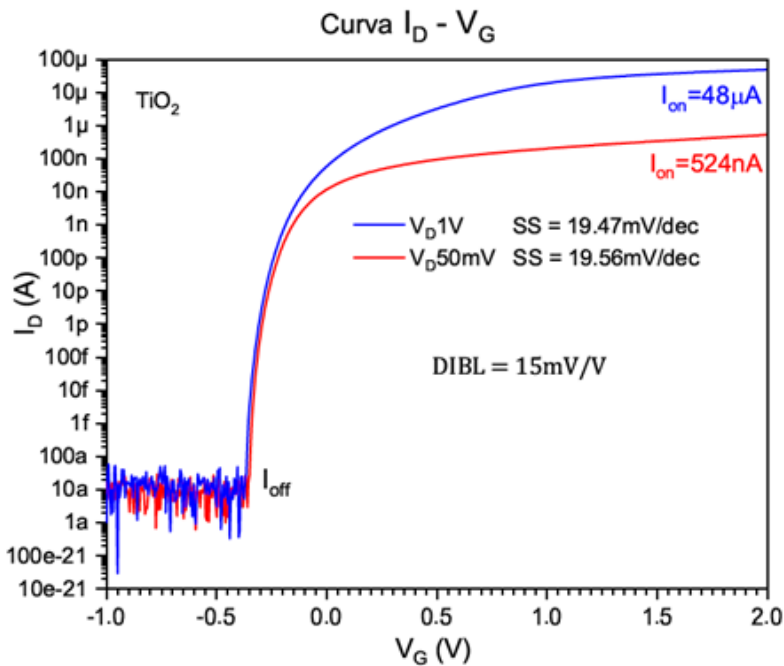


Figura 13 Curvas de corriente transferencial $I_D - V_G$, con V_D a 50mV y 1V, obteniendo corrientes de encendido y apagado I_{on} I_{off} , efecto DIBL y el swing de subumbral para un dieléctrico de compuerta de TiO_2 .

A partir de las curvas de corriente de salida podemos obtener más información. De la región de saturación podemos obtener la resistencia de salida, calculando la inversa de la pendiente, si prolongamos estas pendientes de cada curva de la región de saturación, vemos (figura 13) como tienden a converger en un punto, el cual es llamado Voltaje *Early*.

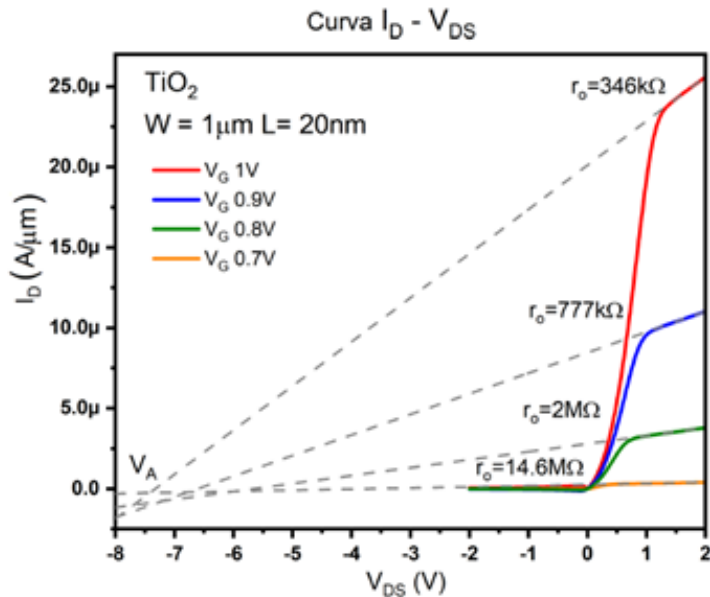


Figura 14 Curvas de corriente de salida I_{DS} - V_{DS} para varios voltajes V_G , obteniendo la resistencia de salida en saturación r_o y voltaje Early V_A para TiO_2 .

Conclusiones

En la búsqueda de mejorar la corriente de drenador en dispositivos electrónicos, se han llevado a cabo estudios exhaustivos centrados en el uso de GaN como material clave. Los resultados obtenidos revelan hallazgos significativos que tienen implicaciones importantes para la eficiencia y rendimiento de estos dispositivos.

La elección estratégica de los nitruros $In_xGa_{1-x}N$ y $Al_xGa_{1-x}N$ ha demostrado ser crucial para mejorar la colección de corriente mediante el tunelamiento de banda a banda. Después de exhaustivos barridos de concentración (X), se identificaron las combinaciones óptimas: $In_{0.3}Ga_{0.7}N$ y $Al_{0.3}Ga_{0.7}N$. La modulación del ancho de la región de $In_xGa_{1-x}N$, con un rango mínimo de 1 nm hasta un ancho suficiente de 5 nm, resultó ser determinante para alcanzar la máxima corriente.

El desafío de la corriente de encendido, que requería voltajes altos en compuerta, se abordó mediante la incorporación de dieléctricos de alta k. Tras considerar SiO_2 , Al_2O_3 y TiO_2 , se eligió TiO_2 como el aislante de compuerta más eficaz. La optimización de las dimensiones del dispositivo, inicialmente a $12\ \mu m$ y luego reducido a 35 nm para agilizar los análisis, permitió verificar su funcionalidad sin comprometer su rendimiento.

El análisis detallado del dispositivo proporcionó una variedad de parámetros cruciales, incluyendo el Swing de subumbral (SS), DIBL, rout,

ron, transconductancia (g_m) y voltaje de encendido (V_{th}). Además, la variación de la longitud del canal compuesto por los materiales GaN/InGaN, desde 20 nm hasta 200 nm, arrojó valiosa información sobre cómo la longitud del canal afecta el DIBL y, por ende, el voltaje de encendido.

En resumen, estos hallazgos no solo contribuyen a mejorar la eficiencia de dispositivos basados en GaN, sino que también proporcionan información significativa para el diseño futuro de tecnologías electrónicas avanzadas. Este trabajo representa un paso relevante hacia la optimización de materiales y procesos en la búsqueda continua de dispositivos más eficientes y sostenibles.

CONFLICTO DE INTERESES

Los autores de este manuscrito declaran no tener ningún tipo de conflicto de interés.

DECLARACIÓN DE PRIVACIDAD

Los datos de este artículo, así como los detalles técnicos para la realización del experimento, se pueden compartir a solicitud directa con el autor de correspondencia.

Los datos personales facilitados por los autores a RD-ICUAP se usarán exclusivamente para los fines declarados por la misma, no estando disponibles para ningún otro propósito ni proporcionados a terceros.

AGRADECIMIENTOS

Este trabajo contó con el apoyo del Centro de Investigación BUAP-CA-96-Aplicaciones Tecnológicas de Semiconductores perteneciente al ICUAP, de la Universidad Autónoma de Puebla (BUAP). M. Huixtlaca, estudiante de doctorado del “Programa de Doctorado en Dispositivos Semiconductores”, agradece al CONACYT la beca #409584 para el desarrollo de su proyecto de investigación, incluyendo la publicación de este artículo.

REFERENCIAS

- Balestra, F. (2017, September). NanoCMOS and Tunnel FETs for the end of the Roadmap. In Nano and Giga Challenges in Electronics, Photonics and Renewable Energy (Symposium and Summer School). https://nanoandgiga.com/ngc2017/documents/presentation_balestra.pdf
- Dubey, P. K. (2019). tunnel FET: Devices and circuits. In *Nanoelectronics* (pp. 3-25). Elsevier. <https://doi.org/10.1016/B978-0-12-813353-8.00002-6>
- Esaki, L. (1958). New Phenomenon in Narrow Germanium p-n Junctions. *Physical Review*, 109(2), 603–604. <https://doi.org/10.1103/PhysRev.109.603>
- Colinge, J. P., & Colinge, C. A. (2005). *Physics of Semiconductor Devices*. Springer Science & Business Media.
- A. Chaney, H. Turski, K. Nomoto, Z. Hu, J. Encomendero, S. Rouvimov, T. Orlova, P. Fay, A. Seabaugh, H. G. Xing, et al., “Gallium nitride tunneling field-effect transistors exploiting polarization fields,” *Applied Physics Letters*, vol. 116, no. 7, p. 073502, 2020. <https://doi.org/10.1063/1.5132329>
- Doria Andrade, J. (2021). Estudio experimental de aleaciones ternarias semimagnéticas de (III-V) (Mn, Cr). Universidad Nacional de Colombia. <https://repositorio.unal.edu.co/handle/unal/79705>
- Yam, F. K., Low, L. L., Oh, S. A., & Hassan, Z. (2011). Gallium nitride: an overview of structural defects. *Optoelectronics-Materials and Techniques*, 4, 99-136. DOI: 10.5772/19878
- Malinverni, M. (2015). Optimization of NH -MBE grown p-doped (Al) GaN layers and their implementation in long wavelength laser diodes and tunnel junctions (No. THESIS). EPFL. <https://doi.org/10.5075/epfl-thesis-6747>
- Sze, S. M., Li, Y., & Ng, K. K. (2021). *Physics of semiconductor devices*. John Wiley & sons.